

**Calcolatori Elettronici (9 crediti)**  
**(prof. B. Ciciani / prof. P. Liberatore)**  
**01 Febbraio 2011**  
**I SCRITTO**

**I Gruppo**

Studente: \_\_\_\_\_ Matr.: \_\_\_\_\_

Un processore PD32 è direttamente interfacciato ad una periferica CONTROLLORE. CONTROLLORE interrompe il processore ogni  $T$  secondi (valore byte), valore programmabile dal PD32. Il servizio associato all'interruzione è il seguente: il processore acquisisce in BUSY WAITING da CONTROLLORE quattro dati da 16 bit ognuno e li confronta con i quattro dati acquisiti nell'interruzione precedente. Se il numero di word differenti è maggiore di due, allora blocca CONTROLLORE a generare nuove interruzioni, altrimenti lo fa ripartire per un nuovo ciclo di acquisizione/controllo.

Per semplicità si ipotizzi che i valori iniziali associati ai quattro valori letti nelle interruzioni precedenti siano tutti pari a 2048.

Progettare:

- il SCA dell'interfaccia di CONTROLLORE;
- il software di attivazione del sistema ed il driver.

Il Sottoscritto, ai sensi della legge 675 del 31/12/96, autorizza il Docente a pubblicare in bacheca e su web i risultati della prova di esame. In fede  
Firma leggibile: \_\_\_\_\_

**Calcolatori Elettronici (9 crediti)**  
**(prof. B. Ciciani / prof. P. Liberatore)**  
**01 Febbraio 2011**  
**I SCRITTO**

**Il Gruppo**

Studente: \_\_\_\_\_ Matr.: \_\_\_\_\_

Un processore PD32 è direttamente interfacciato ad una periferica PER2. PER2 interrompe il processore ogni N secondi (valore word), valore programmabile dal PD32. Il servizio associato all'interruzione è il seguente: il processore acquisisce in busy waiting da PER2 quattro dati da 32 bit ognuno e li confronta con i quattro dati acquisiti nell'interruzione precedente. Se il numero di longword differenti è maggiore di 3, allora blocca PER2 a generare nuove interruzioni, altrimenti lo fa ripartire per un nuovo ciclo di acquisizione/controllo.

Per semplicità si ipotizzi che i valori iniziali associati ai quattro valori letti nelle interruzioni precedenti siano tutti pari a 1024.

Progettare:

- il SCA dell'interfaccia di PER2;
- il software di attivazione del sistema ed il driver.

Il Sottoscritto, ai sensi della legge 675 del 31/12/96, autorizza il Docente a pubblicare in bacheca e su web i risultati della prova di esame. In fede  
Firma leggibile: \_\_\_\_\_

**Calcolatori Elettronici (9 crediti)**  
**(prof. B. Ciciani / prof. P. Liberatore)**  
**01 Febbraio 2011**  
**II SCRITTO**  
**I Gruppo**

Studente: \_\_\_\_\_ Matr.: \_\_\_\_\_

1. Siano X la penultima cifra del proprio numero di matricola e Y l'ultima; si convertano i seguenti due numeri in complemento a due con sedici cifre:

$$A = 2XY1$$

$$B = -3XY4$$

si calcoli poi il valore di  $A+B$ , e si converta poi tale valore in decimale ed esadecimale; si mostrino tutti i passaggi sia delle conversioni che della somma.

2. Sintetizzare la rete LLC implementante la macchina sequenziale di Mealy che ha come ingressi  $\{A,B\}$  e come uscite  $\{0,1,2\}$ ; l'uscita vale 0 in corrispondenza dei primi due ingressi; quando arriva il terzo, diventa 1 se il terzo ingresso coincide con il primo, altrimenti diventa 2; da quel momento in poi, l'uscita mantiene il suo valore (1 oppure 2).  
Scrivere l'equazione di eccitazione di un solo Flip/Flop.
3. Si disegni lo schema della SCA del PD32, evidenziando la sequenza dei segnali di controllo necessari per trasferire un dato dalla memoria al registro R4; si proponga una variante del banco dei registri che permetta il trasferimento di un dato da un registro ad un altro senza passare per un registro temporaneo.
4. Si disegni lo schema di principio del MIPS, mostrando nel dettaglio le parti relative ai salti condizionati; si spieghi poi cosa sono i conflitti sul controllo e come si risolvono in hardware.
5. Dato un array RAID3 con quattro dischi dati e uno di parità, si supponga che i primi byte da memorizzare siano:

0001001

1111101

1100001

1000000

si mostri graficamente in che modo questi bit vengono disposti sui 5 dischi.

**Calcolatori Elettronici (9 crediti)**  
**(prof. B. Ciciani / prof. P. Liberatore)**

**01 Febbraio 2011**

**II SCRITTO**

**II Gruppo**

Studente: \_\_\_\_\_ Matr.: \_\_\_\_\_

1. Siano X la penultima cifra del proprio numero di matricola e Y l'ultima; si convertano i seguenti due numeri in complemento a due con sedici cifre:

$$A = 3XY1$$

$$B = -2XY4$$

si calcoli poi il valore di  $A+B$ , e si converta poi tale valore in decimale ed esadecimale; si mostrino tutti i passaggi sia delle conversioni che della somma.

2. Sintetizzare la rete LLC implementante la macchina sequenziale di Mealy che ha come ingressi  $\{A,B\}$  e come uscite  $\{0,1,2\}$ ; l'uscita vale 0 in corrispondenza dei primi due ingressi; quando arriva il terzo, diventa 1 se il terzo ingresso differisce dal primo, altrimenti diventa 2; da quel momento in poi, l'uscita mantiene il suo valore (1 oppure 2).  
Scrivere l'equazione di eccitazione di un solo Flip/Flop.
3. Si disegni lo schema della SCA del PD32, evidenziando la sequenza dei segnali di controllo necessari per trasferire un dato dal registro R3 alla memoria; si proponga una variante del banco dei registri che permetta il trasferimento di un dato da un registro ad un altro senza passare per un registro temporaneo.
4. Si disegni lo schema di principio del MIPS, mostrando nel dettaglio le parti relative ai salti condizionati; si spieghi poi cosa sono i conflitti sul controllo e come si risolvono in hardware.
5. Dato un array RAID3 con quattro dischi dati e uno di parità, si supponga che i primi byte da memorizzare siano:

1110000

0010011

1000101

0000001

si mostri graficamente in che modo questi bit vengono disposti sui 5 dischi.