

Calcolatori Elettronici - Corso di Laurea in Ingegneria Gestionale
Appello d'esame del 10/09/2008 – Docente: Emiliano Trevisani

Cognome		Matricola	
Nome			

- È possibile usare esclusivamente una penna ed una calcolatrice.
- Si prega di scrivere in modo corretto e LEGGIBILE.
- Utilizzare solo gli spazi messi a disposizione per ogni domanda.
- Al termine della prova consegnare SOLO questi fogli stampati.
- Chi copia o consulta appunti sarà espulso dall'aula.

Quesito 1.

Si intende realizzare una codifica di Hamming in grado di correggere 1 errore [**codice di Hamming a distanza 3**] a partire da un codice irridondante con parole di codice a 7 bit.

- Indicare il numero dei bit di controllo necessari motivando la risposta.
- Mostrare la struttura della generica parola del codice di Hamming risultante, indicando esplicitamente la posizione dei bit di controllo e dei bit del codice originario.
- Calcolare la parola del codice di Hamming risultante associata alla parola di codice 1100110.
- Si supponga di aver trasmesso la parola X del codice di Hamming risultante e di aver ricevuto la seguente configurazione di bit: 11010100010. Cosa può essere dedotto, in termini probabilistici, circa la parola di codice X trasmessa?

--

(continua quesito 1)

Quesito 2.

Con riferimento allo “scheduling dei processi” di un sistema operativo:

- a. Indicare gli obiettivi di questo sottosistema funzionale
- b. Descrivere i tre livelli di scheduling a breve, medio e lungo termine indicando, per ciascuno di questi, la relazione con il parametro “grado di multiprogrammazione” [si consiglia di avvalersi di un grafico]

(continua quesito 2)

Quesito 3.

Illustrare il concetto di gerarchia di memoria. In particolare:

- Indicare gli obiettivi di quest'approccio in relazione ai parametri "tempo di accesso", "capacità di memoria" e "costo per bit"
- Descrivere il principio di località ed evidenziarne il legame con l'approccio a gerarchia di memoria

Quesito 4.

Si consideri un sistema con:

- 5 processi: P₁, P₂, P₃, P₄, P₅
- 3 tipi di risorse: R₁ [10 unità], R₂ [5 unità], R₃ [7 unità]

Si supponga che il sistema al tempo t si trovi nel seguente stato di allocazione delle risorse:

ALLOCATION			
	R ₁	R ₂	R ₃
P ₁	0	1	0
P ₂	2	0	0
P ₃	3	0	2
P ₄	2	1	1
P ₅	0	0	2

MAX			
	R ₁	R ₂	R ₃
P ₁	7	5	3
P ₂	3	2	2
P ₃	9	0	2
P ₄	2	2	2
P ₅	4	3	3

AVAILABLE		
R ₁	R ₂	R ₃
3	3	2

Verificare se il sistema è in uno stato “sicuro”.

- In caso affermativo mostrare una “sequenza sicura” di terminazione dei processi.
- In caso negativo, si può affermare che il sistema andrà certamente in stallo?

Motivare le risposte.

(continua quesito 4)

Quesito 5. [Quesito progettuale]

Si mostri lo schema implementativo di un DECODER 3-8 con ingresso di abilitazione utilizzando unicamente DECODER 2-4 con ingresso di abilitazione e porte logiche di base.

N.B. Si ricorda che la notazione DECODER $n-2^n$ indica un decoder con n linee d'ingresso e 2^n linee d'uscita

Il Sottoscritto, ai sensi della legge 675 del 31/12/96, autorizza il Docente a pubblicare sul web i risultati della prova d'esame.

In fede

Firma leggibile _____